



# CAHIER DES CHARGES

<b>Cahier des charges: CAHIER DES CHARGES : Prestation développement cockpit multi-fondeur</b>			
Date : 3 Novembre 2025		Révision : V1	
N / Réf : DRT-LETI-DCOS-SCCS-LMDE-25-11-002419			
Participants à l'étude :			
	Nom	Fonction	Date et signature
Rédacteur(s) :	Youcef FELLAH	Responsable CAD	FELLAH 03/11/2025 257048 <small>Signature numérique de FELLAH Youcef 257048 Date: 2025.12.01 12:26:17 +01'00'</small>
Vérificateur(s) et approbateur(s) :	Cyrille LAVIRON	Chef de laboratoire	LAVIRON Cyrille 149178 <small>Signature numérique de LAVIRON Cyrille 149178 Date: 2025.12.04 16:54:26 +01'00'</small>
Approbateur(s) :	Gérald CIBRARIO	Chef de service	CIBRARIO Gerald 177696 <small>Signature numérique de CIBRARIO Gerald 177696 Date: 2025.12.04 18:03:09 +01'00'</small>
Approbateur(s) :	Olivier FAYNOT	Chef Département de	FAYNOT Olivier 143657 <small>Signature numérique de FAYNOT Olivier 143657 Date: 2025.12.01 13:14:58 +01'00'</small>
Liste de diffusion :	<b>Service achats :</b> Isabelle BOREL DG/CEAGRE/DPRSG/SMA/BLS <b>Département :</b>		

Protection des informations : *Cocher la case :*

- ☒ Le présent cahier des charges ne contient aucune information de niveau « Diffusion Restreinte » ou « classifiées » ou relevant de la protection du potentiel scientifique et technique de la nation, ce qui permet la mise en ligne de ce document sur la plateforme dématérialisée du CEA,
- ☐ Le présent cahier des charges contient des informations Diffusion Restreinte (DR) ou relevant de la protection du potentiel scientifique et technique de la nation ce fait la mise en ligne sur la plateforme dématérialisée du CEA de ce document **est possible via un conteneur chiffré ZED !**,

- ☐ Le présent cahier des charges contient des informations classifiées, de ce fait **la mise en ligne** sur la plate-forme dématérialisée du CEA de ce document **est strictement interdite**.

## HISTORIQUE

Nature des modifications	Date	Version

## TABLE DES MATIÈRES

<b>1</b>	<b>Contexte</b>	<b>4</b>
1.1	<i>Présentation de l'unité</i>	5
1.2	<i>Présentation du projet</i>	5
<b>2</b>	<b>TACHES A EFFECTUER</b>	<b>7</b>
	<b>COMPETENCES REQUISES</b>	<b>11</b>
<b>3</b>	<b>LIVRABLES ET ECHEANCIER</b>	<b>11</b>
<b>4</b>	<b>CONDITIONS D'EXECUTION</b>	<b>13</b>
4.1	<i>Mise à disposition de locaux et équipements</i>	13
4.2	<i>Mise à disposition de fichiers ou programmes informatiques</i>	13
4.3	<i>Suivi</i>	13
4.4	<i>Confidentialité</i>	14
<b>5</b>	<b>CONTACTS</b>	<b>14</b>

# 1 Contexte

L'activité de conception de circuits intégrés sur le site du CEA GRENOBLE est gérée grâce à une Plate-Forme de Conception (PFC), mise en place pour mutualiser l'ensemble des moyens nécessaires à cette activité. Les instituts du LETI et du LIST sont tous deux utilisateurs de cette PFC pour leurs besoins en conception de circuits intégrés analogue, RF, digital et mixtes.

Leurs développements techniques s'inscrivent dans les domaines de l'imagerie, des capteurs et actionneurs avec leurs électroniques d'interface, du calcul haute performance, de l'électronique faible consommation et 3D, des systèmes de transmission sans fils de nouvelle génération, des nouveaux paradigmes de calcul (neuronal, quantique), de l'intelligence artificielle, etc.

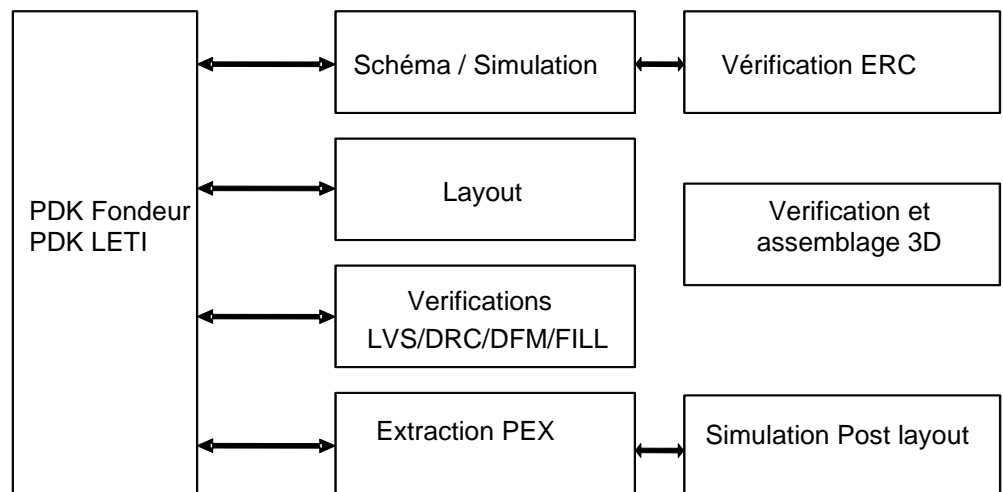
Pour mener à bien les différentes thématiques l'équipe CAD met à disposition des outils EDA endors et des plateformes de design fondeurs pour la conception des circuits intégrés dans des technologies très avancées FDSOI et FINFET : 28nm, 22nm, 14 nm, 12nm et 7nm proposées par des fondeurs, ou bien issues des départements technologiques de Leti directement.

L'équipe CAD met à disposition des concepteurs :

A / de moyens informatiques conséquents, constitués d'une ferme de calcul de plus de **50 serveurs de calcul multicœurs et GPU**, serveurs de données et licences reliés à un réseau interne dit « scientifique » et de très nombreux **outils de CAO** des grands distributeurs du domaine - **CADENCE, SIEMENS EDA, SYNOPSYS, KEYSIGHT, ANSYS, SILVACO, CLIOSOFT** etc.- permettant de couvrir les différentes étapes du flot de conception de circuits intégrés.

B/ de **Process Design Kit (PDK) et Design Platform (DP)** associés aux technologies considérées pour la conception de circuits intégrés. Il s'agit de très grosses bases de données (de 100 Go à qlq To pour les technologies les plus avancées) donnant l'ensemble des vues nécessaires : caractéristiques technologiques, règles de dessin, librairies fonctionnelles, entrées/sorties fonctionnelles, IP propriétaires, modèles comportementaux et électriques, etc.

La liste de Kit fondeurs design est la suivante : STMicroelectronics, GlobalFoundries, TSMC, SAMSUNG, AMS, XFAB, TOWER JAZZ, LETI, IHP, AMI, UMC ...etc



Les **design platform (DP)** intègrent les design kits et les librairies fonctionnelles (IP) associées permettant la conception de circuits numériques, analogiques et mixtes.

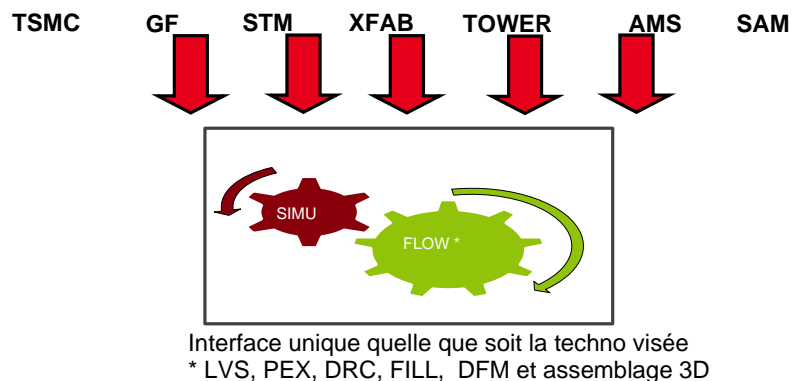
Une cohérence doit être assurée entre les DS et outils EDA vendons pour une meilleure optimisation des licences CAO/EDA lors de la soumission des runs sur le Cluster de calcul.

## 1.1 Présentation de l'unité

Au sein de la Direction de la Recherche Technologique (DRT), l'activité de conception de circuits intégrés sur le site du CEA GRENOBLE est gérée grâce à une Plate-Forme de Conception (PFC), mise en place pour mutualiser l'ensemble des moyens nécessaires à cette activité. Les instituts du LETI et du LIST sont tous deux utilisateurs de cette PFC pour leurs besoins en conception de circuits intégrés analog, RF, digital et mixtes.

## 1.2 Présentation du projet

L'objectif de ce projet est de développer une interface graphique, avec le mode batch, universelle (multi-fondeurs) pour le flot de conception des circuits intégrés analog pour les technologies utilisées au CEA ; technologies matures de 180nm jusqu'au 40nm, et des technologies avancées ; 28nm jusqu'à 7nm, voire 5nm.



1. Supporter les PDKs de différentes fabs
  - Différents outils de design : cadence, Siemens eda, Synopsys, ...etc.
  - Différents outils de simulation et d'extraction
2. Fournir aux designers une interface **graphique unique** :
  - Quel que soit le projet sur lequel ils travaillent (Customisation universelles des PDKs)
  - Pour faciliter les transitions et diminuer le ramp-up time des designers découvrant un nouveau process
  - Création de 2 Gui :
    1. Gui Setting automatique des inputs d'un run
    2. Gui pour analyse des résultats
  - Même **moteur pour tous les PDKs**. Le moteur est fourni par le EDA vendors. Celui-ci est utilisé tel quel. Son utilisation peut comporter 3 groupes par exemple :
    1. Un fichier de donnée par process et/ou par fondeur qui fait office de map file

2. Code commun qui gère la mise en forme des données nécessaire pour lancer un run ou calcul (incluant les setting Cluster NC).
3. Code dédié à un process dont le concept n'existe dans un aucun autre PDK, sinon il serait pris en charge dans le code commun

### 3. Code Commun :

Ensemble de Scripts pour les modes batch et interactif

Intégration d'outil tiers pour l'optimisation de nos licences et l'amélioration de la robustesse des designs :

- Réduction de la netlist (jivaro) et FastSpice (xa) afin d'accélérer les runtime,
- Vérification formelle comme par exemple Aniah permettant de vérifier l'intégrité des circuits avant l'envoi en fonderie,
- Analyse IRDROP basée sur le flow d'extraction : analyse et check de la résistivité des couches métalliques, potentielles chutes en courant et tension des circuits.
- Vérifications physiques de types DRC, LVS, FILL et DFM

Les gros avantages du code commun sont les suivants :

- un bug fixé l'est pour tous les PDKs customisés : à l'issue de la release suivante, tous les updates sont héritées par défaut (la ré-occurrence de bugs déjà rencontrés dans le passé est empêchée par construction/ built-in quality)
- une nouvelle fonctionnalité développée pour un DK peut de la même manière être rapidement proposée dans tous les autres, à l'occasion d'une nouvelle release.
- la robustesse d'un code stressé par son utilisation au sein de plusieurs DKs est plus importante que celle d'un code forké dans un autre DK (indépendant donc)

## 2 TACHES A EFFECTUER

La prestation demandée se décompose comme suit :

- Tâches 1 à 7 (tranche ferme, durée estimative de 20 mois).
- Tâches 8 (tranche optionnelle, durée estimative de 4 mois).

**Date de démarrage souhaitée : au plus tôt.**

L'offre technique détaillée doit impérativement comprendre :

- Le détail des compétences que le soumissionnaire s'engage à affecter à l'exécution des prestations du présent cahier des charges
- Les mesures prévues afin d'assurer la continuité des prestations en cas de défaillance du personnel, de pic d'activité, ...
- Un descriptif détaillé des compétences de la société dans les différents domaines qui concernent ce présent cahier des charges
- Le délai d'intervention
- Le délai de réalisation et les ressources associées.

Les tâches à réaliser sont les suivantes :

### **Tranche Ferme :**

#### **• Tâche 1 : Correction des bugs sur la version du projet actuelle :**

Lors de cette tâche, un état des lieux sera réalisé sur l'ensemble des bugs et des problèmes issus des développements précédents, afin de planifier leurs corrections durant cette phase. Les correctifs apportés seront intégrés aux codes du projet sans générer de nouveaux bugs causés par ces modifications.

Une phase de tests et de validations sera effectuée et assurée par le prestataire pour garantir la robustesse des développements.

Le CEA fournira la liste des bugs des différents points à corriger et à améliorer, ci-dessous quelques exemples :

- Correction de bug sur la génération des templates pour l'extraction QRC et STARRCXT pour le mode multi-corner.
- Correction de bug lié au placement du flow (geo placement) lors de changement de design.
- Revoir les algorithmes de chargement des scripts et de traitement des données pour améliorer les performances de l'outil. Mise en place de quelques métriques pour mesurer les performances continuellement.
- Amélioration de l'algorithme pour accélérer la recherche d'une librairie ou cellule pour la rendre plus robuste et accélérer le traitement de la fonction recherche.

#### **• Tâche 2 : Création onglet init design data :**

Dans cette tâche il est demandé de rajouter un onglet « Init design data » dans le lequel on lancera la création des fichiers de design tels que le CDL et le GDS nécessaires au lancement de flow visuel.

Des sous items seront créés pour organiser les templates et les données venant de la fonderie comme suit :

- Foundry
  - Layermap
  - Tech file
  - Display.drf

- CDL out
  - Options permettant de lancer les fonctions cdl out.
  - Rundir
- GDS out
  - Options permettant de lancer les fonctions gds out ou stream out.
  - Rundir

Le flow visuel associé de ces items sera implanté et les fichiers de sortie seront utilisés dans le flow LVS, DRC, PEX, etc . Prévoir la possibilité de charger ces fichiers dans cette partie sans devoir les recréer

Les fichiers ainsi générés dans cette partie peuvent être exploités plutôt dans le flow comme affichage des nets d'un design pour le LVS et le PEX.

### • **Tâche 3 : Mise en place de tests de non-régression.**

Dans cette tâche, nous demandons de mettre en place des tests de non-régression en utilisant l'interface CODEV. Ces tests permettront de valider en continu toutes les fonctionnalités développées, assurant ainsi une meilleure intégration et traçabilité. L'objectif est de maintenir le code toujours fonctionnel et de rester proactif en cas de détection de nouveaux bugs. Cela inclut la capacité à identifier rapidement les régressions et à corriger les problèmes avant qu'ils n'affectent la stabilité globale du projet.

Les tests de non-régression joueront un rôle crucial dans le processus de développement en garantissant que les nouvelles modifications n'introduisent pas de nouveaux bugs. Ils permettront également de suivre les changements apportés au code, facilitant ainsi la gestion des versions et la collaboration entre les membres de l'équipe. En intégrant ces tests dans notre flux de travail, nous pourrions détecter et résoudre les problèmes plus rapidement, ce qui contribuera à améliorer la qualité et la robustesse du code.

Ces tests de non-régression concerneront tous les flows développés dans ce cockpit : GDSout, CDLout, LVS, PEX (QRC), PEX (STAR), PEX (xact3D), DRC COLORING, DRC SIGNOFF, Library Manager (clic sur des objets et sélection de design), chargement des graphes du flow associé, et gestion des runsets et de fichiers de customisation.

Ils doivent être lancés automatiquement la nuit pour valider les changements effectués dans la journée. Cela permettra de s'assurer que les modifications n'introduisent pas de régressions et de garantir la stabilité et la fiabilité des flux de travail. En effectuant ces tests de manière régulière et automatisée, nous pourrions détecter rapidement tout problème potentiel et prendre les mesures nécessaires pour le corriger avant qu'il n'affecte le développement ou la production.

### • **Tâche 4 : Amélioration de Library Manager :**

Pour rendre le projet multi design et multi technologies (PDK) il est nécessaire de redesigner l'interface graphique en apportant les modifications suivantes :

- Séparer les scrollbars pour avoir un objet indépendant du reste de la 'interface graphique.
- Charger des designs issus d'au moins de deux technologies (PDK) différents en faisant apparaître cette hiérarchie : tech->lib->cell->view.
- Modification des templates PDKINFO pour adapter cette amélioration.
- Modifications des fonctions et procédures tcl pour la prise en compte de ces modifications
- Être capable de lancer des runs depuis ce cockpit en prenant en compte les spécificités technologiques de chaque design grâce à cette hiérarchie : tech1->libA->cell->view, tech2->libB->cell->view
- Mesures de performances pour la rapidité d'exécution et de chargements des programmes.



Le but de cette modification est de permettre aux designers de lancer des vérifications de plusieurs design issus de plusieurs PDK depuis cette interface. L'aspect multi-techno est également pris en compte dans les tâches 4 et 5.

- **Tâche 5 : Addon Library numérique :**

En plus de la Library analog, nous souhaitons compléter l'interface graphique par un objet numérique (digital) permettant d'instancier un design de type numérique avec toutes les vues associées : GDS, CDL, VERILOG, VHDL, RTL, LEF, DEF, SPEF, VCD, SDC, LIB, etc.

Le but de cette intégration est de permettre aux designers numériques d'utiliser ce cockpit pour lancer leurs tâches de simulation et de validation en bénéficiant des autres fonctionnalités déjà disponibles dans le cockpit : LVS, PEX, DRC, COLORING, DFM, etc.

Une adaptation de la version actuelle est requise pour intégrer cet addon dans ce projet :

- Mise à jour du flow graphique selon la tâche ciblée.
- Possibilité d'éditer les options à partir des runsets et des fichiers de customisation selon les besoins des utilisateurs.
- Intégration de cette fonctionnalité dans la tâche 2 pour les tests de non-régression.
- Rajouter un niveau supplémentaire dans la hiérarchie (tech->design->view) pour prendre en compte la technologie utilisée dans le design et créer une zone spécifique design\_data avec les options de : création, rajout, update et suppression.

- **Tâche 6 : 3DIC Vérification :**

Le but de cette tâche est de proposer une interface permettant de réaliser des vérifications d'assemblage DRC/LVS multi-dies (superposition de 2, voire 3 dies) et multi-technologies. Une définition de la nomenclature ou du format sera établie pour choisir les options, le type d'analyse, les couches top, middle et bottom, les netlists, les vues, etc.

Nous partirons des fonctionnalités et mécanismes déjà en place pour ajouter cette nouvelle fonctionnalité. Des exemples seront fournis par le CEA comme points de départ pour que le prestataire puisse développer cette fonctionnalité selon les spécifications fournies.

Une modification sera probablement nécessaire au niveau du Library Manager pour permettre la sélection de plusieurs designs à la fois afin de lancer les vérifications d'assemblage de ces designs de types analogique, numérique ou mixtes.

L'ergonomie de l'interface est cruciale pour l'adoption et l'utilisation de cette fonctionnalité.

- **Tâche 7 : SETCAD :**

Plusieurs outils EDA et PDK sont utilisés depuis cette interface graphique. Nous souhaitons développer une application qui se greffera à l'interface graphique principale pour faciliter la configuration de l'ensemble des outils EDA et PDK. Il est impossible de lancer un outil sans sa configuration initiale, et cette configuration se fera via ce code.

Le CEA met à disposition un utilitaire développé en TCL/TK, utilisé par tous les concepteurs. Cet utilitaire gère tous les outils EDA : Cadence, Siemens, Synopsys, Keysight, Ansys, Aniah, ainsi que les PDK disponibles au CEA provenant de différentes fonderies.

Dans cette tâche, il sera demandé de développer cette application à partir des données CEA pour rendre le code utilisable dans les environnements CSH, BASH et TCL sur des plateformes multi-OS et multi PDK.

Un onglet permettra d'avoir une vue globale de l'ensemble des projets utilisés par un concepteur dans la même interface, afin de pouvoir relancer la configuration pour un projet donné.

Une connexion sera également établie avec l'outil de versionning des projets CLIOSOFT pour la création d'arborescences, l'initialisation des projets et les mises à jour.

### **Tranche optionnelle :**

- **Tâche 8 : Implémentation plugin Machine Learning/IA :**

Développer des scripts pour exploiter les bases de données des outils EDA lancés depuis ce cockpit afin d'extraire des métadonnées des designs, telles que la taille des fichiers GDS, les netlists, et la nature des PDK utilisés. Cela permettra de prévoir les ressources matérielles et logicielles nécessaires pour l'exécution des tâches dans la ferme de calcul.

L'organisation des données générées via ce cockpit est primordiale pour appliquer les algorithmes de Machine Learning et d'IA. Il est demandé de prendre en compte cet aspect durant le développement des autres tâches.

## COMPETENCES REQUISES

Le domaine de la microélectronique en général est une compétence indispensable pour pouvoir réaliser cette prestation dans de bonnes conditions. La connaissance des environnements de conception des circuits intégrés analogue et digital est un atout majeur pour la réussite de ce projet.

Plus spécifiquement une **expérience significative** en développement de codes en langage TCL dans l'environnement Linux est absolument nécessaire avec une expérience dans le développement de logiciels issues des éditeurs commerciaux utilisés au CEA.

Domaines d'expertise devant être impérativement couverts :

- Codage en TCL/TK avec bonne expertise dans l'encapsulation et la gestion des process.
- Système Linux : bash , csh , compilation de libraries tcl/tk
- Visualisation des flows graphiques
- Constructions de parseurs multi formats issues des différentes fonderies pour l'intégration des templates dans le cockpit

## 3 LIVRABLES ET ECHEANCIER

Des livrables sont associés à chaque tâche et constituent une clé de paiement.

Les livrables associés à chacune de ces tâches seront sous la forme de codes TCL , BASH et autres et la documentation correspondante.

### Tranche Ferme (durée estimative de 20 mois) :

- **Livable 1: (durée estimative de 2 mois)**
  - ✓ Code en TCL/TK à intégrer dans le cockpit avec une meilleure optimisation et ergonomie.
  - ✓ Documentation concernant cette application à intégrer dans la documentation globale de l'interface graphique.
- **Livable 2: (durée estimative de 2 mois)**
  - ✓ Code en TCL/TK à intégrer dans le cockpit avec une meilleure optimisation et ergonomie.
  - ✓ Documentation concernant cette application à intégrer dans la documentation globale de l'interface graphique
- **Livable 3: (durée estimative de 2 mois)**
  - ✓ Code en TCL/TK à intégrer dans le cockpit avec une meilleure optimisation et ergonomie.
  - ✓ Documentation concernant cette application à intégrer dans la documentation globale de l'interface graphique.
- **Livable 4: (durée estimative de 3 mois)**
  - ✓ Code en TCL/TK à intégrer dans le cockpit avec une meilleure optimisation et ergonomie.
  - ✓ Documentation concernant cette application à intégrer dans la documentation globale de l'interface graphique.
- **Livable 5: (durée estimative de 3 mois)**
  - ✓ Code en TCL/TK à intégrer dans le cockpit avec une meilleure optimisation et ergonomie.
  - ✓ Documentation concernant cette application à intégrer dans la documentation globale de l'interface graphique.
- **Livable 6: (durée estimative de 4 mois)**
  - ✓ Code en TCL/TK à intégrer dans le cockpit avec une meilleure optimisation et ergonomie.
  - ✓ Documentation concernant cette application à intégrer dans la documentation globale de l'interface graphique.
- **Livable 7: (durée estimative de 4 mois)**
  - ✓ Code en TCL/TK à intégrer dans le cockpit avec une meilleure optimisation et ergonomie.
  - ✓ Code permettant la passerelle entre l'interface graphique et ClioSoft pour la création et le setting de projet.

- ✓ Documentation concernant cette application à intégrer dans la documentation globale de l'interface graphique.

**Tranche optionnelle (durée estimative de 4 mois) :**

- **Livrable 8: (durée estimative de 4 mois)**
  - ✓ Code en TCL/TK à intégrer dans le cockpit avec une meilleure optimisation et ergonomie.
  - ✓ Code permettant la passerelle entre l'interface graphique, la ferme de calcul et la soumission des jobs.
  - ✓ Documentation concernant cette application à intégrer dans la documentation globale de l'interface graphique.

**A noter que durant l'exécution des différentes tâches il est possible que le CEA demande la correction de bug issus des tâches précédentes pendant la phase de validation de l'outil.**

Tous les documents remis au CEA sont réalisés aux formats suivants (ou strictement compatibles) :

- Microsoft WORD au maximum dans la version .docx pour les documents de type texte,
- Microsoft EXCEL au maximum dans la version .xlsx pour les documents de type tableau de chiffres,
- Microsoft POWERPOINT au maximum dans la version .pptx,
- Microsoft PROJECT sous WINDOWS pour les documents de type planning,
- Fichier texte (langage TCL, Skill, python...) pour les documents de type procédures informatiques

Chaque livrable est remis en version provisoire au CEA pour transmission de ses observations éventuelles ou de son approbation sous 15 jours ouvrés suivant sa réception. Le livrable est remis au CEA en version définitive par le prestataire après intégration le cas échéant de ces observations, à la date fixée dans la commande.

Les délais mentionnés dans la commande tiennent compte des délais nécessaires au CEA pour l'approbation ou la remise d'observations sur la version provisoire.

Ces approbations ou observations intermédiaires ne peuvent en aucun cas différer ou décaler la date de remise des livrables.

Le prestataire doit prendre toutes dispositions pour solliciter en temps utiles toute décision du CEA lui permettant de remettre ses livrables en version définitive aux dates convenues.

Pour chaque prestation réalisée, une acceptation est effectuée par le correspondant du CEA après remise de tous les livrables en version définitive. Celle-ci donne lieu à l'établissement d'un procès-verbal d'acceptation signé contradictoirement par les parties.

## **4 CONDITIONS D'EXECUTION**

### **4.1 Mise à disposition de locaux et équipements**

La prestation est effectuée sur le site du CEA Grenoble.

Une station de travail Linux est mise à disposition sur site pour les besoins de la prestation.

Les conditions de mise à disposition sont décrites dans le document « Projet de Marché » joint au présent dossier de consultation des entreprises.

### **4.2 Mise à disposition de fichiers ou programmes informatiques :**

Dans le cadre des prestations confiées au prestataire et pour leur bonne exécution, le CEA met à sa disposition des fichiers informatiques de données, des programmes informatiques, sous quelque forme que ce soit (codes sources, codes objets, codes exécutables).

La spécification détaillée du projet sera accessible.

Le flot de conception repose sur les outils tournant dans l'environnement Linux – Redhat, disponibles au sein de la plateforme de conception LETI/LIST au CEA Grenoble :

Outils : cadence, Siemens EDA, Synopsys , Altair ...etc

Les outils logiciels nécessaires à la réalisation des prestations sont mis à la disposition du prestataire dans un ou des bureaux dédiés.

### **4.3 Suivi**

En cas de problème technique, des réunions « projet » pourront être organisées entre les responsables techniques CEA et le prestataire.

Toutes ces activités de suivi (réunions et comptes rendus) sont comprises dans le prix indiqué dans l'offre financière. Le compte rendu sera à la charge du prestataire et devra être remis sous 48 heures.

#### **4.4 Confidentialité**

Les obligations en matière de secret et de confidentialité sont régies par l'article 11 des Conditions Générales d'Achats (CGA) du CEA.

Le prestataire doit préciser quelles sont les informations confidentielles contenues dans son offre. Il précise l'usage qui peut en être fait, la durée de l'obligation de confidentialité, les personnes tenues au secret et les personnes auxquelles l'information ne doit pas être transmise.

## **5 CONTACTS**

Pour toute demande d'information, contacter :

### **1/ Informations commerciales**

Mme Isabelle BOREL – tel : 04 38 78 13 36 – courriel : [isabelle.borel@cea.fr](mailto:isabelle.borel@cea.fr)  
CEA-GRENOBLE  
Service Achats – Bureau LOGISTIQUE DES SITES  
17, Rue des Martyrs  
38054 GRENOBLE CEDEX 09

### **2/ Informations techniques**

Youcef FELLAH – tel : 04 38 78 17 74 – courriel : [youcef.fellah@cea.fr](mailto:youcef.fellah@cea.fr)